

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-078382
(43)Date of publication of application : 19.03.1990

(51)Int.Cl. H04N 5/335
H04N 5/243
H04N 5/30
// H01L 27/148

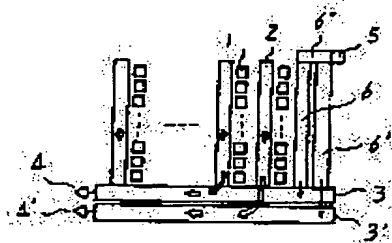
(21)Application number : 63-228672 (71)Applicant : HITACHI LTD
(22)Date of filing : 14.09.1988 (72)Inventor : AKIYAMA TOSHIYUKI
MIMURA ITARU
OZAWA NAOKI
TAKAHASHI KENJI

(54) IMAGE PICKUP DEVICE

(57)Abstract:

PURPOSE: To adjust the gain automatically while applying usual photographing by outputting a reference signal required for comparing gains from each output terminal at least at part of time within the time not outputting a video signal.

CONSTITUTION: A video signal charge stored in a picture element 1 and read out in a vertical CCD register 2 is transferred sequentially to a horizontal CCD register 3 for each horizontal blanking period. Simultaneously a reference signal generating circuit 5 generates a reference signal charge for each horizontal period and the reference signal charge is transferred to a distributing circuit CCD 6". When the register 2 is driven to transfer the video signal charge, the reference signal charge transferred in the CCD 6" is transferred sequentially in registers 3, 3' through the vertical CCD 6, 6' for the distribution circuit. The video signal and the reference signal charge transferred in the register 3, 3' are read out sequentially from output sections 4, 4' for the succeeding horizontal video period.



LEGAL STATUS

[Date of request for examination]
[Date of sending the examiner's decision of rejection]
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
[Date of final disposal for application]
[Patent number]
[Date of registration]
[Number of appeal against examiner's decision of rejection]
[Date of requesting appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-78382

⑬ Int. Cl.⁹

H 04 N 5/335
5/243

識別記号

P

庁内整理番号

8838-5C
8121-5C
7377-5F

⑭ 公開 平成2年(1990)3月19日

H 01 L 27/14

B※

審査請求 未請求 請求項の数 8 (全7頁)

⑮ 発明の名称 撮像装置

⑯ 特 願 昭63-228672

⑰ 出 願 昭63(1988)9月14日

⑱ 発 明 者 秋 山 俊 之 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑱ 発 明 者 三 村 到 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑱ 発 明 者 小 沢 直 樹 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑱ 発 明 者 高 橋 健 二 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

最終頁に続く

明 細 書

1. 発明の名称

撮像装置

2. 特許請求の範囲

1. 入射した光を電気信号に変換する撮像管あるいは固体撮像素子などから成る撮像素子を用いた撮像装置において、映像信号を出力しない時間内の少なくとも一部の時間に、信号ゲインを比較するのに必要な基準信号を出力できる構造を有することを特徴とする撮像装置。

2. 入射した光を電気信号に変換する撮像管あるいは固体撮像素子などから成る撮像素子を用いた撮像装置において、該撮像装置で用いるテレビ方式の2本以上の走査線で使用する映像信号を、2つ以上の出力端子に分けて出力できる構造を有することを特徴とする撮像装置。

3. 映像信号を該撮像素子から2つ以上の出力端子に分けて出力する撮像素子と、映像信号を出力しない時間内の少なくとも一部の時間に、該各出力端子から信号ゲインを比較するのに必要

な基準信号を出力するように該撮像素子を駆動する駆動回路と、該各出力端子から分けて出力した信号をまとめて該出面に用いる映像信号を合成する合成回路と、該各出力端子から出力した基準信号のレベルを検出して比較する信号ゲイン比較回路と、該信号ゲイン比較回路で得た情報を基に該各出力端子から出力した映像信号レベルを調節するゲイン調整回路及びゲイン調整量演算記憶回路を有することを特徴とする請求項第1項記載の撮像装置。

4. 該信号ゲイン比較回路を、該合成回路の後に設け、該ゲイン調整回路を該合成回路より前に設けることを特徴とする請求項第3項記載の撮像装置。

5. 該信号ゲイン比較回路は、該出力端子の内の1つから出力した基準信号のレベルと、他の各出力端子から出力した基準信号のレベルの間の大小関係を検出する回路であり、該ゲイン調整回路及びゲイン調整量演算記憶回路は、該他の各出力端子から出力した基準信号のレベルの方

が大きい(小さい)時、該大きな(小さな)基準になる信号を出力する該他の各出力端子につながる回路系のゲインを、十分小さな一定量だけ小さく(大きく)設定し直す回路であることを特徴とする請求項第4項記載の撮像装置。

6. 請求項第2項記載の撮像装置において、該撮像装置で用いるテレビ方式の2本以上の走査線で使用される映像信号を、2つ以上の出力端子に分けて同時に読み出すように撮像素子を駆動する駆動回路と、該読み出した信号をデジタル信号に変換するA/D変換器と、該デジタル信号に変換した信号を一旦記憶しておく画像メモリ回路と、該画像メモリ回路から該テレビ方式に合わせて順次映像信号を読み出す時間調整回路を有することを特徴とする撮像装置。

7. 上記請求項第6項記載の撮像装置において、該駆動回路は映像信号を出力しない時間内の少なくとも一部の時間に、該各出力端子から基準になる信号を出力するように該撮像素子を駆動する回路であること、該撮像素子から読み出し

た信号に含まれる基準信号のレベルの比を検出する信号ゲイン比較回路を該A/D変換の後に設けたこと、該デジタル信号に変換した信号に、該検出した基準信号のレベルの比の逆数を掛けて、該各出力端子から出力された信号のレベル差を補正するゲイン調整回路を設けたことを特徴とする撮像装置。

8. 上記請求項第1乃至第5項ならびに第7項記載の撮像装置において、

該基準信号のレベルの大きさを、ほぼ該映像信号の白レベルから該白レベルの3倍程度の範囲に設定することを特徴とする撮像装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、撮像管あるいは固体撮像素子などから成る撮像素子を用いた撮像装置に関するものである。

(従来の技術)

固体撮像素子の1種であるインターライン転送CCD固体撮像素子の平面図を第4図に模式的に

示す(特開昭60-254892号)。この素子の駆動は次の様に行う。まず水平方向と垂直方向に規則的に配列された画素1で光電変換され蓄積された全画面の映像信号電荷は、垂直帰線期間の間に一旦垂直方向に転送する垂直CCDレジスタ2に読み出し蓄積する。その垂直CCDレジスタ2内に読み出した映像信号電荷を、水平方向に転送する水平CCDレジスタ3まで水平帰線期間毎に1ライン分ずつ転送し、それに続く水平映像期間に順次出力部4から読み出して行く。図中の矢印は映像信号電荷の転送方向を示している。

ところで近年高解像度テレビ方式(HD方式)など高解像度化への要求が強く、それに伴う固体撮像素子の画素数の増加の検討が進められている。しかし第4図に示す様な水平CCDレジスタ3を一行しか持たない従来のCCD固体撮像素子では、画素数が増えた分だけ水平CCDレジスタの駆動周波数したがって転送速度が上がり、現状では駆動できない。

そのため現在第5図の3、3'に示すように、

水体CCDレジスタを二列設け、各列での転送速度を上げて読み出す方法が取られている(信学技報ED87-174)。

(発明が解決しようとする課題)

第5図の固体撮像素子において2つの出力部4、4'に分けて出力した映像信号は、第6図に示すようにパンプアップ7、7'を通し、合成回路10で1つにまとめ直した後信号処理回路8でテレビ信号に変換して出力する。

ところで固体撮像素子出力部4、4'から合成回路10までの2つの回路系のゲインに差があると、まとめ直した合成信号に含まれる各映像信号レベルにも差が生じる。そして例えば一様な壁を写すと縦縞状の偽信号が現われるなど、画質が著しく劣化する。

そのためこの方法では2つの回路系のゲインを微妙に調整する必要がある。益高コストの上昇の原因になる。またこの調整は現状では特殊な被写体を写しながら行う煩雑な作業が必要である上、環境温度が変わると再調整が必要になるなどの問

題が生じる。

本発明の目的は通常の撮映を行いながらしかも自動的にゲイン調整できる素子構造と駆動方法を提供することにある。

〔課題を解決するための手段〕

上記目的を達成するため本発明では、映像信号を出力しない時間内の少なくとも一部の時間に、ゲインを比較するのに必要な基準信号を各出力端子から出力できる構造を持ち固体撮像素子を用いる。

そして固体撮像素子の異なる端子に分けて出力した各信号は、後段回路でまとめ直し、映像信号を合成する。このまとめ直した合成信号に含まれる基準信号の部分を取り出してレベルを比較し、これらの基準信号レベルがほぼ同一になるように合成前の各回路系のゲインを調整する。

〔作用〕

本発明による撮像素子と撮像装置では、各出力端子からの映像信号が通る回路系のゲインを測定するのに必要な基準信号が、特殊な被写体を写さ

なくてもいつでも得られる。しかも自動的に各出力端子からの映像信号のゲインを調整し、映像信号レベルの差を低減できる。

そのため映像信号レベルに差があると生じる画質の劣化を低く抑えることができる。また回路系のゲインの微調整は特殊な被写体を用いずに自動的に行われるので、生産時の微調整が不要になり生産コストを低減できる。さらにゲイン調整は自動的に行われるので、環境温度が変わる度に必要であった特殊な被写体を写しながら行う煩雑な再調整作業が不要になる。

〔実施例〕

本発明の第1の実施例を第1～3図に示す。

第1図は本発明による固体撮像素子構造の一例を示したもので、ゲイン比較に必要な基準信号を発生する基準信号発生回路5と、発生した基準信号を各出力端子から出力できるように振り分ける振り分け回路6～6'を新たに設けた点が第5図の従来の固体撮像素子の構造と異なる。

また第3図は本発明による撮像素子の出力信号

をテレビ信号に変換する信号処理回路例であるが、2つに分けて出力した信号のレベルを比較する信号ゲイン比較回路11と、その出力信号の少なくとも一方の信号のゲインをコントロールするためのゲイン調整量演算記憶回路12とゲインコントローラ9を設けた点が従来の回路と異なる。

第1図の素子で画素1に蓄積し垂直CCDレジスタ2に読み出した映像信号電荷は、従来同様水平同期線期間毎に順次水平CCDレジスタ3に転送する。一方これと同時に通常のCCD電荷注入回路（特開昭59-172195号）等から成る基準信号発生回路5によつて水平期間毎に基準信号電荷を発生させ、振り分け回路用CCD6'に基準信号電荷を転送しておく。そして垂直CCDレジスタ2を駆動して映像信号電荷を転送する際、振り分け回路用CCD6'内に転送した基準信号電荷も、映像信号電荷同様振り分け回路用の垂直CCD6、6'を通して順次水平CCDレジスタ3、3'内に転送する。水平CCDレジスタ3、3'内に転送した映像信号と基準信号電荷は、それに

続く水平映像期間に第2図(b)、(c)に模式的に示す様に順次出力部4、4'から読み出す。

次に固体撮像素子の2つの出力部4、4'に分けて出力した信号は、第3図に示すパツファアンプ7、7'を通し、合成回路10で1つにまとめ直す。まとめ直した合成信号波形を第2図(d)に模式的に示す。ところで例えばパツファアンプ7'を通る回路の方がパツファアンプ7を通る回路よりゲインが高い(低い)とそれに比例して合成信号に含まれる基準信号13のレベルに差が生じる。そこで信号ゲイン比較回路11で、各々の基準信号の長時間平均を取つて雑音による影響を減らした後、2つの回路系のゲイン差を検出する。そしてこの値とゲイン調整量演算記憶回路12に既に記憶してある値を比較し、その比較結果に合わせて十分小さなゲイン値だけゲインコントローラ9のゲインを下げる(上げる)と共に、その時の状態をゲイン調整量演算記憶回路12に記憶する。以下同様水平期間毎にゲインの比較と調整を繰り返すと、2つの回路のゲインはほぼ同一に

なりゲイン差の無い合成信号が得られる。その後従来の同様な信号処理回路8でテレビ信号に変換し出力する。

この様に第3図の撮像装置では、2つに分けて読み出した映像信号の合成後のレベル差は自動的に低減されほとんど差が生じ無い。そのため映像信号レベルに差があると生じる画質の劣化を低く抑えることができる。また回路系のゲインの微調整は特殊な被写体を用いなくても自動的に行われるので、生産時の微調整が不要になり生産コストを低減できる。さらにゲイン調整は自動的に行われるので、環境温度が変わる度に必要であつた特殊な被写体を写しながら行う煩雑な再調整作業が不要になる。

なお電源投入時のゲイン調整では雑音を低減するための平均操作を省略する、あるいは調整のために加減するゲイン値を通常より大きくする等によつて、装置立ち上げ時間を速めることが望ましい。

またゲイン調整は信号ゲイン比較回路11で基

ールド期間毎に読み出す(ただし信号の蓄積時間を長くして感度を上げる際は、その周期に合わせて)。

次に固体撮像素子の出力部4~4'に分けて出力した信号は、第8図に示すパツファアンプ7~7'とAD変換器21~21'を通してデジタル信号に変換する。そして信号ゲイン比較回路11, 11'において、デジタル信号に変換した基準信号の長時間平均を取つて雑音による影響を減らした後、平均した3つの基準信号のレベル比を求める。この値をゲイン調整量演算記憶回路12, 12'に記憶してある値と比較し記憶し直す一方、ゲインコントローラ9, 9' (かけ算器)でこの記憶したレベル比の逆数を乗換信号に掛けてゲインを調整し、ゲイン差の無い信号に直した後画像メモリ回路22に記憶する。そして時間調整回路23で、用いるテレビ方式の順序に従つて順次画像メモリ回路22から信号を読み出し、信号処理回路8でテレビ信号に変換して出力する。

この様に第8図の撮像装置においては回路系の

準信号レベル比を求め、2つの回路系の信号の一方に基準信号レベル比の逆数を掛ける等の方法で調整しても良い事は明かである。

第7~8図は本発明の第2の実施例である。

第7図は本発明による固体撮像素子構造の他の例であり、用いるテレビ方式の数本の走査線(第7図では3本の走査線)で使う映像信号を数個(第7図では3個)の出力端子に分けて同時に読み出すと共に、第1図の素子同様各出力端子から基準信号を出力できるようにした点が従来の素子構造と異なる。

第7図の素子で画素1に蓄積した映像信号電荷と基準信号発生器5で発生した基準信号電荷は、第1図の素子と同様に、例えば3水平期間分の信号を一組にして順次水平CCDレジスタ3~3'内に転送する。水平CCDレジスタ3~3'内に転送した映像信号電荷と基準信号電荷は、それに続く期間(例えば3水平期間でゆつくり)に順次出力部4~4'から読み出す。以下同様にして1画面分の信号を、用いるテレビ方式の1フイ

ールド期間毎に読み出す(ただし信号の蓄積時間を長くして感度を上げる際は、その周期に合わせて)。

次に固体撮像素子の出力部4~4'に分けて出力した信号は、第8図に示すパツファアンプ7~7'とAD変換器21~21'を通してデジタル信号に変換する。そして信号ゲイン比較回路11, 11'において、デジタル信号に変換した基準信号の長時間平均を取つて雑音による影響を減らした後、平均した3つの基準信号のレベル比を求める。この値をゲイン調整量演算記憶回路12, 12'に記憶してある値と比較し記憶し直す一方、ゲインコントローラ9, 9' (かけ算器)でこの記憶したレベル比の逆数を乗換信号に掛けてゲインを調整し、ゲイン差の無い信号に直した後画像メモリ回路22に記憶する。そして時間調整回路23で、用いるテレビ方式の順序に従つて順次画像メモリ回路22から信号を読み出し、信号処理回路8でテレビ信号に変換して出力する。

この様に第8図の撮像装置においては回路系の

ゲイン差を後段の回路で自動的に補正するので、レベル差の無いテレビ信号が得られる。そのため本実施例においても第1の実施例同様映像信号レベルに差があると生じる画質の劣化を抑えることができる。また回路系ゲインの生産時の微調整が不要になり生産コストを低減できる。さらに環境温度が変わる度に必要であつた煩雑な再調整作業が不要になる。また本実施例ではさらに基準信号レベル検出後直ちに正しいゲイン調整を行えるので、装置を非常に高速で立ち上げることができる。

なお水平CCDレジスタ3~3'からの信号の読み出し速度は、用いるテレビ方式の1フィールド期間に撮像素子の1画面分の信号電荷を読み出せる範囲で任意に選んで良い。ただし読み出し速度が遅いほど出力される信号の周波数は低くなり、読み出し時の信号帯域を狭くできる。そのため信号帯域を狭くする事によつて出力アンプが発生するランダム雑音の影響を減らし、信号のSN比を上げる事ができる。またAD変換器の価格が高価なものより低速のものの方が安価である等の点か

ら信号の読み出し速度は遅いことが望ましい。

またゲインコントローラ9、9'はAD変換器の前に入れ、撮像素子の出力信号に検出したゲイン比の逆数を掛けるか、あるいは第1の実施例と同様に十分小さな値だけゲイン値を上下する方法で調整しても良いことは自明である。

なお以上の実施例では基準信号は1水平映像期間の信号毎に出力する場合についてのみ述べたが、1フィールド期間毎、数分毎あるいはスイッチ操作など何らかの操作を加えた時など任意の時間に注入してゲインを調整しても良い。また各出力端子からの基準信号は常に同時に出力する必要は無く、互いに異なる時間に順次出力するようにしても良い。

また信号ゲイン比較回路で基準信号のレベルを検出する際の雑音の影響を低減するには、基準信号のレベルを大きくするほど良い。しかし後段回路のダイナミックレンジの点から基準信号のレベルの大きさは、ほぼ映像信号の白レベルから白レベルの3倍程度の範囲に設定することが望ましい。

既を用いると、各出力端子からの映像信号が通る回路系のゲインを測定するのに必要な基準信号が、特殊な被写体を写さなくてもいつでも得られる。しかも自動的に各出力端子からの映像信号のゲインを調整し、映像信号レベルの差を低減できる。

そのため映像信号レベルに差が有ると生じる画質の劣化を低く抑えることができる。また回路系のゲインの微調整は特殊な被写体を用いなくても自動的に行われるので、生産時の微調整が不要になり生産コストを低減できる。さらにゲイン調整は自動的に行われるので、環境温度が変わる度に必要であった特殊な被写体を写しながら行う煩雑な再調整作業を行なう必要がなくなる。

4. 図面の簡単な説明

第1図は本発明による第1の実施例の固体撮像素子の模式図、第2図は同実施例の撮像装置のブロック図、第3図は同実施例の信号タイミング図、第4図、第5図は従来のインターライン転送CCD固体撮像素子の模式図、第6図は従来例の撮像装置の構造を示すブロック図、第7図は本発明によ

る第1の実施例で、第2の実施例と同様のデジタル回路を用いても良い。

また用いる撮像素子は第1図、第7図の素子の他、第9図に例示するように、各出力端子から同一の基準信号を出力できる構造を持てば、たとえ画素を左右に2分して出力する構造であつても良いことは明かである。

さらに撮像素子の構造としてインターライン転送CCD固体撮像素子を使つて説明したが、他の形のCCD固体撮像素子やMOS固体撮像素子、撮像管等を用いても良いことは明かである。

以上固体撮像素子内に基準信号発生回路を有している場合について述べたが、画素に一樣な光を当てた時の映像信号を基準信号とし、スイッチ等によつて第3図、第8図の回路を動作させてゲインを調整する。そしてその時の状態を記憶することによつて、従来の撮像素子を用いたカメラにおいても、ゲイン調整の簡単化を図ることができる。
〔発明の効果〕

以上述べた様に本発明による撮像素子と撮像装

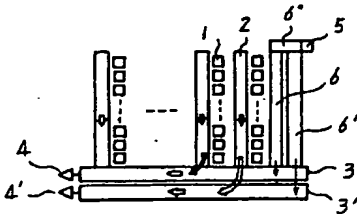
る第2の実施例の固体撮像素子の模式図、第8図は同実施例の撮像装置の構造を示すブロック図、第9図は本発明によるさらに他の実施例の固体撮像素子の模式図である。

1…画素、2…垂直CCDレジスタ、3…水平CCDレジスタ、4…出力部、5…撮像素子、9…ゲインコントローラ、10…合成回路、11…信号ゲイン比較回路、12…ゲイン調整量演算記憶回路。

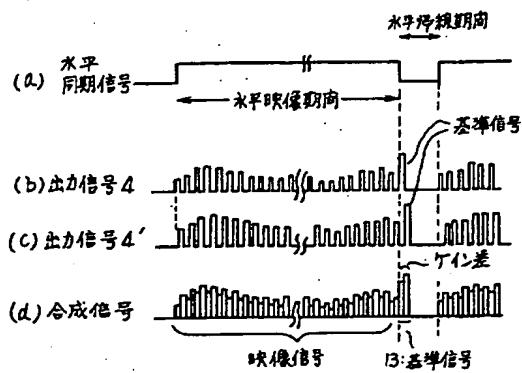
代理人 弁理士 小川勝男



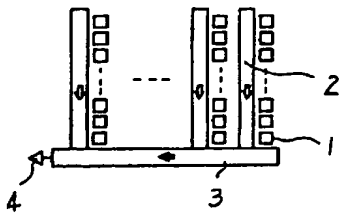
第 1 図



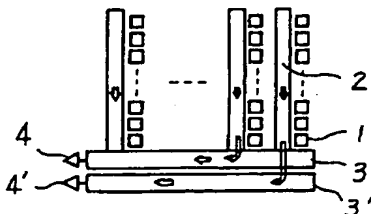
第 2 図



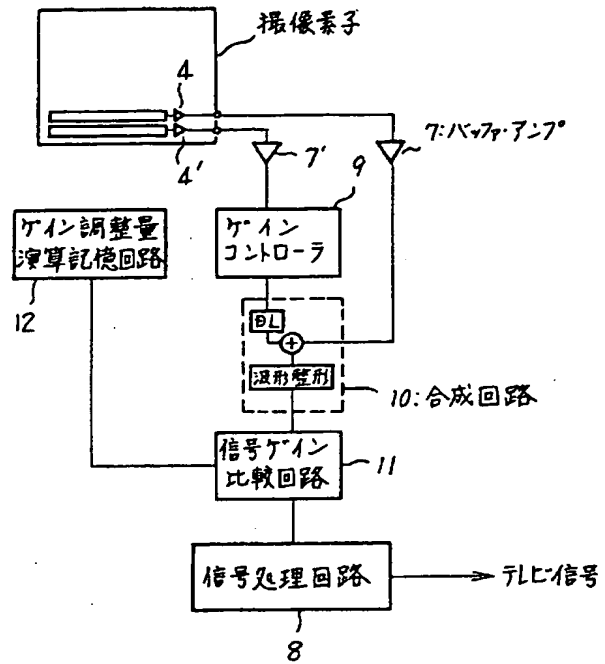
第 4 図



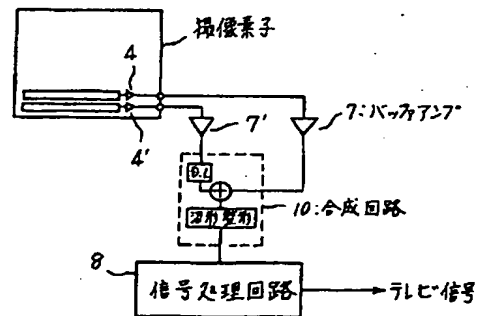
第 5 図



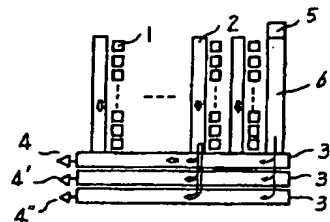
第 3 図



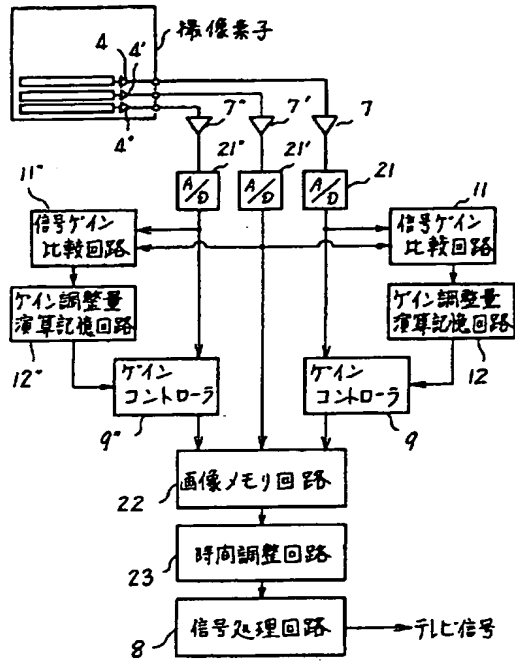
第 6 図



第 7 図

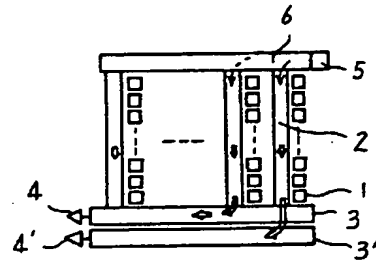


第 8 図

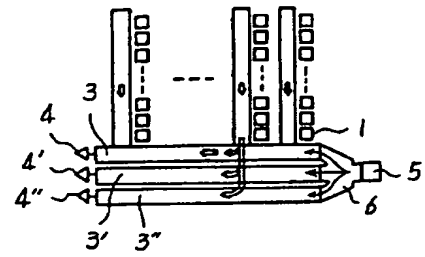


第 9 図

(a)



(b)



第 1 頁の続き

⑤Int. Cl. 5

識別記号

庁内整理番号

H 04 N 5/30
// H 01 L 27/148

8838-5C

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.